

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-352722

(43)Date of publication of application : 06.12.2002

(51)Int.Cl.

H01J 11/00

H01J 11/02

H04N 5/66

(21)Application number : 2001-158707

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 28.05.2001

(72)Inventor : HASEGAWA KAZUYUKI
MIYASHITA KANAKO
KODERA KOICHI

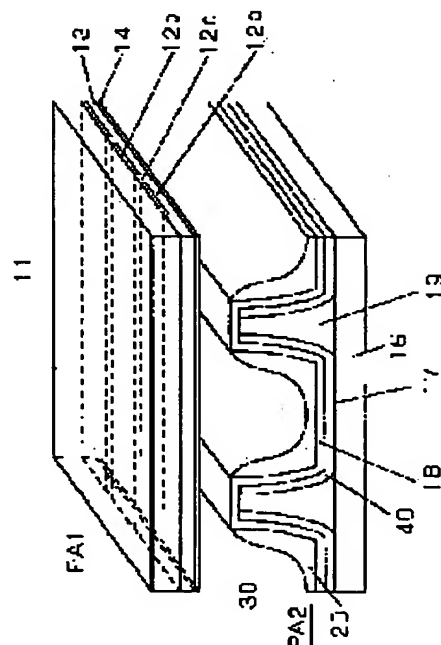
(54) PLASMA DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a plasma display panel having a lower write-in voltage and a lower discharging voltage.

SOLUTION: This plasma display panel comprises, the first substrate on which a plurality of electrode pairs consisting of the first electrode and the second electrode are disposed in parallel, in a stripe formation being covered with a dielectric layer, and the second substrate on which the third electrodes are disposed in the stripe formation. The first substrate is interposed, facing the second substrate via partitioning ribs and distinctive discharge facilitating electrodes are formed on the third electrodes.

実施形態のプラズマディスプレイパネルを示す部分斜視図



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

This Page Blank (uspto)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-352722
(P2002-352722A)

(43) 公開日 平成14年12月6日 (2002.12.6)

| (51) Int. Cl. ⁷ | 識別記号 | F I | フォーマット (参考) |
|----------------------------|-------|---------------|-------------|
| H 0 1 J 11/00 | | H 0 1 J 11/00 | K 5 C 0 4 0 |
| 11/02 | | 11/02 | B 5 C 0 5 8 |
| H 0 4 N 5/68 | 1 0 1 | H 0 4 N 5/68 | 1 0 1 A |

審査請求 未請求 請求項の数11 O L (全 8 頁)

(21) 出願番号 特願2001-158707(P2001-158707)

(22) 出願日 平成13年5月28日 (2001.5.28)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 長谷川 和之

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 宮下 加奈子

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

最終頁に続く

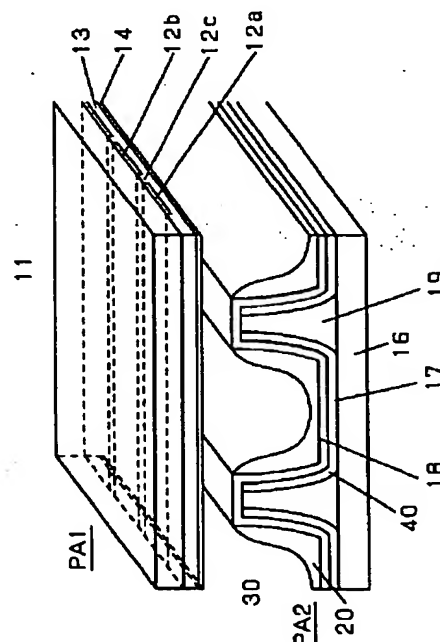
(54) 【発明の名称】 プラズマディスプレイパネル

(57) 【要約】

【課題】 プラズマディスプレイパネルの書き込み特性、放電電圧の低下を目的とする。

【解決手段】 本発明は、ストライプ状に配された第1の電極と第2の電極との電極対が複数対並設され、更に当該複数対の電極対が誘電体層で被覆されてなる第1の基板と、第3の電極がストライプ状に配された第2の基板とが、隔壁を介在させて対向された状態で配置してなるプラズマディスプレイパネルであって、放電容易電極が存在することを特徴とする。

実施の形態のプラズマディスプレイパネルを示す部分分解図



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】 ストライプ状に配された第1の電極と第2の電極との電極対が複数対並設され、更に当該複数対の電極対が誘電体層で被覆されてなる第1の基板と、第3の電極がストライプ状に配された第2の基板とが、隔壁を介在させて対向された状態に配置してなるプラズマディスプレイパネルであって、前記第1の電極および前記第2の電極および前記第3の電極以外に放電容易電極が存在することを特徴とするプラズマディスプレイパネル。

【請求項2】 前記放電容易電極が前記第1の電極、前記第2の電極、前記第3の電極の少なくともいずれかと短絡することを特徴とする請求項1記載のプラズマディスプレイパネル。

【請求項3】 前記放電容易電極が前記第1の電極、前記第2の電極、前記第3の電極の少なくともいずれか2者との放電間距離を短くすることを目的として形成されることを特徴とする請求項1記載のプラズマディスプレイパネル。

【請求項4】 前記放電容易電極が前記隔壁に存在することを特徴とする請求項1記載のプラズマディスプレイパネル。

【請求項5】 前記隔壁の少なくとも一部が導電性であることを特徴とする請求項1記載のプラズマディスプレイパネル。

【請求項6】 前記第3の電極が前記隔壁の一部を形成することを特徴とする請求項1記載のプラズマディスプレイパネル。

【請求項7】 前記短絡している電極が第3の電極であることを特徴とする請求項1記載のプラズマディスプレイパネル。

【請求項8】 前記放電容易電極が前記第3の電極に対して、垂直方向に形成されていることを特徴とする請求項1記載のプラズマディスプレイパネル。

【請求項9】 ストライプ状に配された第1の電極と第2の電極との電極対が複数対並設され、更に当該複数対の電極対が誘電体層で被覆されてなる第1の基板と、第3の電極がストライプ状に配された第2の基板とが、隔壁を介在させて対向された状態に配置してなるプラズマディスプレイパネルであって、前記第3の電極と平行に形成された前記隔壁と前記第3の電極と垂直に形成された前記隔壁とが異なる材料で形成されていることを特徴とするプラズマディスプレイパネル。

【請求項10】 前記第3の電極と垂直に形成された前記隔壁が導電性であることを特徴とする請求項9記載のプラズマディスプレイパネル。

【請求項11】 ストライプ状に配された第1の電極と第2の電極との電極対が複数対並設され、更に当該複数対の電極対が誘電体層で被覆されてなる第1の基板と、第3の電極がストライプ状に配された第2の基板とが、

隔壁を介在させて対向された状態に配置してなるプラズマディスプレイパネルであって、前記第3の電極と平行に形成された第1の隔壁と前記第3の電極と垂直に形成された第2の隔壁とが存在し、前記第3の電極が前記第2の隔壁の上部に形成されていることを特徴とするプラズマディスプレイパネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プラズマディスプレイパネルおよびその製造方法に関し、特に、書き込み電極の形状およびその製造方法に関し、放電セル選択の書き込み時間の短縮・書き込み特性を良好にすることを目的とした発明である。

【0002】

【従来の技術】従来のプラズマディスプレイパネルは、図5に示すような構成のものが一般的である。

【0003】このプラズマディスプレイパネルは、前面パネル100と背面パネル200とからなる。前面パネル100は、前面ガラス基板101上に走査電極102a、維持電極102bが交互にストライプ状に形成され、さらにそれが誘電体ガラス層103及び酸化マグネシウム(MgO)からなる保護層104により覆われて形成されたものである。

【0004】背面パネル200は、背面ガラス基板201上に、ストライプ状にアドレス電極202が形成され、これを覆うように電極保護層203が形成され、更にアドレス電極202を挟むように電極保護層203上にストライプ状に隔壁204が形成され、更に隔壁204間に蛍光体層205が設けられて形成されたものである。そして、このような前面パネル100と背面パネル200とが貼り合わせられ、隔壁204で仕切られた空間210に放電ガスを封入することで放電空間が形成される。前記蛍光体層はカラー表示のために通常、赤、緑、青の3色の蛍光体層が順に配置されている。

【0005】そして、放電空間210内には例えばネオン及びキセノンを混合してなる放電ガスが通常、 0.67×10^5 Pa程度の圧力で封入されている。

【0006】このようにPDPの従来の作成は、表面基板・背面基板それぞれ作成後、アセンブリ工程として、貼り合わせ・封着、排気・ガス封入・封止がおこなわれパネルとなる。しかしこのアセンブリ直後の状態では、パネル点灯には非常に高電圧が必要である。これは、保護膜・蛍光体表面に不純物ガスが吸着しているためと考えられている。このためアセンブリ工程後、この吸着している不純物ガスを除去し、パネルの放電特性を安定化させるために、ある一定の時間全放電領域を放電させるエージングがおこなわれる。

【0007】次に、前記プラズマディスプレイパネルの駆動方式について説明する。

【0008】図6は、前記プラズマディスプレイパネル

の駆動回路の構成を示したブロック図である。

【0009】当該駆動回路は、アドレス電極駆動部220と、走査電極駆動部230と、維持電極駆動部240とから構成されている。

【0010】プラズマディスプレイパネルのアドレス電極202にアドレス電極駆動部220が接続され、走査電極102aに走査電極駆動部230が接続され、維持電極102bに維持電極駆動部240が接続されている。

【0011】一般に交流型のプラズマディスプレイパネルでは1フレームの映像を複数のサブフィールド(S.F.)に分割することによって階調表現をする方式が用いられている。そして、この方式ではセル中の気体の放電を制御するために1S.F.を更に4つの期間に分割する。この4つの期間について図7を使用して説明する。図7は、1S.F.中の駆動波形である。

【0012】この図7においてセットアップ期間250では放電が生じやすくするためにPDP内の全セルに均一的に壁電荷を蓄積させる。アドレス期間260では点灯させるセルの書き込み放電(アドレス放電)を行う。サステイン期間270では前記アドレス期間260で書き込まれたセルを点灯させその点灯を維持させる。イレース期間280では壁電荷を消去させることによってセルの点灯を停止させる。

【0013】セットアップ期間250では走査電極102aにアドレス電極202および維持電極102bに比べ高い電圧を印加しセル内の気体を放電させる。それによって発生した電荷はアドレス電極202、走査電極102aおよび維持電極102b間の電位差を打ち消すようにセルの壁面に蓄積されるので、走査電極102a付近の保護膜表面には負の電荷が壁電荷として蓄積され、またアドレス電極付近の蛍光体層表面および維持電極付近の保護膜表面には正の電荷が壁電荷として蓄積される。この壁電荷により走査電極-アドレス電極間、走査電極-維持電極間には所定の値の壁電位が生じる。

【0014】アドレス期間260ではセルを点灯させる場合には走査電極102aにアドレス電極202および維持電極102bに比べ低い電圧(これを以下、アドレス電圧とする)を印加させることにより、つまり走査電極-アドレス電極間には前記壁電位と同方向に電圧を印加させるとともに走査電極-維持電極間に壁電位と同方向に電圧を印加させることにより書き込み放電を生じさせる。これにより蛍光体層表面、保護層表面には負の電荷が蓄積され走査側電極付近の保護層表面には正の電荷が壁電荷として蓄積される。これにより維持-走査電極間には所定の値の壁電位が生じる。

【0015】サステイン期間270では走査電極102aに維持電極102bに比べ高い電圧を印加させることにより、つまり維持電極-走査電極間に前記壁電位と同方向に電圧を印加させることにより維持放電を生じさせ

る。これによりセル点灯を開始させることができる。そして、維持電極-走査電極交互に極性が入れ替わるようにパルスを印加することにより断続的にパルス発光させることができる。イレース期間280では、幅の狭い消去パルスを維持電極102bに印加することによって不完全な放電が発生し壁電荷が消滅するため消去が行われる。

【0016】

【発明が解決しようとする課題】ところで、テレビ映像を表示する場合には1フィールド=1/60[s]内で全てのシーケンスを終了させる必要がある。ところが、セル構造の高精細化に伴って走査線数が増加するために、これに 대응するには、書き込み期間に印加するアドレスパルスのパルス幅を狭くして高速駆動を行う必要がある。しかしパルスの立ち上がりからかなり遅れて放電が行われるという「放電遅れ時間」が存在するために、印加されたパルス幅内で放電が終了する確率が低くなり、本来点灯すべきセルに書き込みなどが出来ずに点灯不良が生じ、画像表示としてはチラツキといった表示品位の低下になる。

【0017】本発明は上記問題点に鑑みてなされた発明であって、「放電遅れ時間」を短縮するのに効果的な構造を備えたプラズマディスプレイパネル並びにその製造方法を提供することを目的としてなされたものである。

【0018】

【課題を解決するための手段】まず、放電遅れは、放電が開始される際にトリガーとなる初期電子が基板表面から放電空間中に放出されにくいことが主要な要因として考えられている。

【0019】従って、この初期電子が放出されやすい状況を作り出すことができれば、放電遅れを効果的に防止することができると考えられる。

【0020】このための方法として、まず、アドレス時・放電維持時の駆動パルス電圧を上昇させる方法が考えられる。しかし、パルス電圧の増加は、駆動回路のスイッチング素子の耐圧とスルーレートとが相反する関係にあるため、高耐圧素子ではパルスの立ち上がりが鈍り、放電遅れ時間の抑制には限界がある。

【0021】また一方で、放電遅れは電極間距離すなわち走査電極とアドレス電極との距離も主要な要因の一つとして考えられている。たとえば、発明者らは隔壁の高さを従来よりも50μm低くすることで、すなわち、この走査電極・アドレス電極間の距離を50μm短くすることによって、アドレス電圧の放電開始電圧が約15V程度低下することを確認している。これは当然、電極間距離の低下により低電圧によって同等の電界強度が得られるためである。

【0022】従って、このように走査電極・アドレス電極の距離を短縮し、アドレス放電を生じやすい状況を作り出すことができれば、放電遅れを効果的に防止するこ

とができると考えられる。

【0023】ところが、上記に述べた隔壁高さを小さくさせることでアドレス放電の開始電圧を低下させる手段は、同時に、放電空間体積そのものが減少し、プラズマを取り囲む単位体積あたりの放電空間を囲う壁の面積が増加するため、プラズマが壁面に衝突した際に消滅してしまうといういわゆる壁面損失によって効率が低下することとなる。また維持放電時の蛍光体への単位面積当たりの衝撃が大きくなり、蛍光体の劣化を促進させてしまい、PDPの寿命短縮にもつながる。

【0024】そこで、発明者らは、このように駆動回路の構成や、隔壁の高さには変更を加えず従来のものを踏襲したとしても、放電遅れを防止することができるパネル構造を模索した結果、本発明に想到した。

【0025】つまり、上記目的を達成するために本発明は、ストライプ状に配された第1の電極と第2の電極との電極対が複数対並設され、更に当該複数対の電極対が誘電体層で被覆されてなる第1の基板と、第3の電極がストライプ状に配された第2の基板とが、隔壁を介在させて対向された状態で配置してなるプラズマディスプレイパネルであって、前記第3の電極が、隔壁の側面に存在するか、あるいは隔壁一部が導電性でその導電性部が他電極と接続していることを特徴とする。

【0026】これにより、本発明では隔壁側面にアドレス電極が存在するために、従来と比較して走査電極・アドレス電極間の距離が短くなり、アドレス放電・維持放電に必要な電圧が低くなる。同時に放電遅れ時間が短くなることで、電圧印加に対する放電の発生応答性を改善して、良好な画像を表示することが可能となる。さらには書き込み時間に必要なアドレスパルスのパルス幅を短くすることができ、将来的な高精細パネルの開発が可能となる。

【0027】

【発明の実施形態】ここで、ある一つの定義をする。このように本発明で使用する前述した、隔壁側面に存在する導電性部あるいは電極を放電容易電極と定義する。

【0028】この放電容易電極について実施形態の模式図を用いて説明する。

【0029】図2にて実施形態1について示す。これは隔壁側面の少なくとも一部が導電性であり、その導電性部がアドレス電極と短絡している場合の実施形態である。この場合、この導電性部が放電容易電極に相当する。

【0030】図3にて実施形態2について示す。これはアドレス電極から隔壁に沿って走査電極方向に電極が延長されている場合の実施形態である。この場合、この延長部分が放電容易電極に相当する。

【0031】図4にて実施形態3について示す。これはアドレス電極に対して垂直方向にも隔壁が存在しており、その垂直方向隔壁の側面に沿ってアドレス電極が形

成されている実施形態である。この場合、この垂直方向隔壁の側面に形成された電極部が放電容易電極に相当する。

【0032】すなわち、放電容易電極とは上記に示すいずれの場合に於いても、ある対の電極間の放電を容易に生じさせることを目的にして、その対の電極以外に別途新たに設ける電極のこと、あるいはその電極を放電間方向に延長して形成する部分を指すこととする。

【0033】本発明では上述にて定義した放電容易電極を形成することによって、課題を解決する。すなわちこの放電容易電極の存在によってこの2電極間距離は短くなり、放電開始電圧は降下し、より低電圧で放電させることができる。

【0034】たとえば、本実施形態の場合、走査電極・アドレス電極間の距離が短くなり、アドレス放電に必要な電圧は低減される。これにより、アドレス放電の際の放電遅れ時間を短くさせることができ、チラツキ・不灯といった画像表示の不具合の発生を抑えることができる。

【0035】以下に本発明に係る実施形態のAC型プラズマディスプレイパネルについて図面を参照としながら具体的に説明する。

【0036】図1は、本発明の一実施形態に係る交流面放電型プラズマディスプレイパネル1（以下、単にPDP1という。）の部分斜視図である。

【0037】このPDP1は、各電極にパルス状の電圧を印加することで放電を放電空間30内で生じさせ、放電に伴って背面パネルPA2側で発生した各色の可視光を前面パネルPA1の主表面から透過させる交流面放電型のPDPである。

【0038】前面パネルPA1は、走査電極12aと維持電極12bとがストライプ状に複数対配（図1では便宜上1対を記載してある）された前面ガラス基板11上に、表面を覆うように誘電体ガラス層13が形成されており、更に、この誘電体ガラス層13を覆うようにMgOからなる保護層14が形成されたものである。本発明では背面パネルPA2の形成方法が異なる。

【0039】従来技術では、背面パネルPA2は、アドレス電極17が前記走査電極12aと維持電極12bと直交するようにストライプ状に配された背面ガラス基板16上に、当該アドレス電極17を覆うようにアドレス電極を保護するとともに可視光を前面パネル側に反射する作用を担う電極保護層18が形成されており、この電極保護層18上にアドレス電極17と同じ方向に向けて伸び、アドレス電極17を挟むように隔壁19が立設され、更に、当該隔壁19間に蛍光体層20が配されたものである。

【0040】一方、本発明では、背面パネルPA2は、アドレス電極17が前記走査電極12aと維持電極12bと直交するようにストライプ状に配された背面ガラス

基板16上に、このアドレス電極と同じ方向に向けて伸びか、アドレス電極17を挟むように隔壁19が立設され、この隔壁19の側面に放電容易電極40が形成される。そして、アドレス電極17および放電容易電極40を覆うように、アドレス電極を保護するとともに可視光を前面パネル側に反射する作用を担う電極保護層18が形成されており、この電極保護層18上でかつ隔壁19間に蛍光体層20が配されたものである。

【0041】上記構成のPDPの駆動は上記した図6に示す駆動回路を用いて、図7に示す駆動波形に基づいて駆動される。なお、アドレス駆動部220には、アドレス電極17が接続され、走査電極駆動部230には、走査電極12aが、維持電極駆動部240には、維持電極12bが接続される。

【0042】(実施の形態1)図2にて実施形態1について示す。これは隔壁側面の少なくとも一部が導電性であり、その導電性部がアドレス電極と短絡している場合の実施形態である。この場合、この導電性部が放電容易電極40に相当する。

【0043】本実施の形態では背面ガラス基板16上にまず隔壁19を形成し、その隔壁に導電性を持たせる処理を施す。なお、この隔壁19形成の前に、ガラス基板16上に隔壁の安定化を図るため、下地層を形成してもよい。

【0044】隔壁19は、スクリーン印刷法、リフトオフ法、或いはサンドブラスト法等の方法で隔壁形成原料を塗布した後、これを焼成し、その後隔壁頂部に加工処理を施すことによって形成されたものである。

【0045】導電部の形成方法は、まず隔壁19を含めた全面に導電性ペーストの噴霧法、印刷法、あるいはメッキ処理、などで形成し、その後隔壁頂部の加工処理をおこない各電極の絶縁を図る。

【0046】アドレス電極17は、金属電極であって、白金、銀、クロム、銅、等を電子ビーム蒸着法によって成膜した後、リフトオフ法によってパターニングすることによって形成される。

【0047】あるいは、本実施の形態での別作成方法として、従来技術同様、背面ガラス基板16上にまずアドレス電極17を形成する。その後電極保護層18を形成せずに、隔壁19を形成する。その後、上述の導電性の形成方法と同様にして放電容易電極部40を形成して、アドレス電極17と短絡させる方法でもよい。これら各部位の形成方法は従来技術がそのまま使用できる。

【0048】電極保護層18は、隔壁19、アドレス電極17の上にスクリーン印刷法などの印刷法を用いて印刷後、焼成することによって形成する。これは全面パネルの誘電体ガラス層13と同じようなガラスの組成物に、酸化チタン粒子を含有させた薄膜でよい。

【0049】蛍光体層20は、スクリーン印刷法、ノズル噴霧法などの方法によって形成されたものである。な

お、蛍光体には、赤色、緑色、青色の3色を用いる。

【0050】このようにして作製した背面パネルPA2は前面パネルPA1と張り合わせることで、PDP1となる。

【0051】放電空間内では上述の隔壁19上の導電部(放電容易電極40)がアドレス電極17と短絡しているため、走査電極との放電間距離が短くなりアドレス放電の放電開始電圧が低下することとなる。

【0052】(実施の形態2)図3にて実施の形態2について示す。これはアドレス電極から隔壁に沿って走査電極方向に電極が延長されている場合の実施形態である。この場合、この延長部分が放電容易電極40に相当する。

【0053】まず、背面ガラス基板16上に、従来技術同様、まずアドレス電極17を形成する。その後電極保護層18を形成せずに、隔壁19を形成する。

【0054】その後、これらアドレス電極17および隔壁19とは垂直方向に複数対、細線状に電極を形成する。これが放電容易電極40となる。形成方法は導電性ペーストによるノズル型の噴霧方法が適している。

【0055】細線電極の形状は、アドレス電極の静電容量を考慮した場合、なるべく小さい方がよく、幅10 μ m以下、厚み10 μ m以下が望ましい。

【0056】その後、乾燥・焼成工程によって放電容易電極の形状を安定化させ、隔壁頂部を加工処理をし、各放電セル相当の電極部の絶縁性を図る。

【0057】この後の電極保護層18、蛍光体20の形成方法は実施の形態1と同様である。

【0058】この複数対の細線電極はそれぞれが各放電セルに存在することになる。すなわち前面パネルPA1との張り合わせ後、走査電極12aの配置と一致する。

【0059】(実施の形態3)図4にて実施形態3について示す。これはアドレス電極に対して垂直方向にも隔壁が存在しており、その垂直方向隔壁の側面に沿ってアドレス電極が形成されている実施形態である。この場合、この垂直方向隔壁の側面に形成された電極部が放電容易電極40に相当する。

【0060】本実施の形態では背面ガラス基板16上にまず隔壁19を形成し、なお、この隔壁19形成の前に、ガラス基板16上に隔壁の安定化を図るため、下地層を形成してもよい。また、本実施の形態ではアドレス電極17と平行に配された隔壁19aと垂直に配された隔壁19bが存在している。

【0061】隔壁19は、スクリーン印刷法、リフトオフ法、或いはサンドブラスト法等の方法で隔壁形成原料を塗布した後、これを焼成し、その後隔壁頂部に加工処理を施すことによって形成されたものである。

【0062】その後、アドレス電極17を形成する。形成方法は導電性ペーストによるノズル型の噴霧方法が適している。この手法によれば隔壁19bの側面に導電性

部を形成することができ、ここが放電容易電極40となる。

【0063】また、本実施の形態の別形成方法を次に示す。

【0064】まず、従来技術同様、背面ガラス基板16上にまずアドレス電極17を形成する。その後、電極保護層18を形成せずに、隔壁19a、19bを形成する。

【0065】その後、上述同様に、ノズル型の噴霧方法によって導電性ペーストを塗布し、隔壁19bの側面に導電性部を形成する。この手法によれば、アドレス電極17と導電性部との短絡が可能となり、隔壁19bの側面部の導電性部が放電容易電極40となる。

【0066】その後、乾燥・焼成工程によって放電容易電極の形状を安定化させ、隔壁頂部を加工処理をし、各放電セル相当の電極部の絶縁性を図る。

【0067】この後の電極保護層18、蛍光体20の形成方法は実施の形態1と同様である。なお、本実施の形態とは異なるが、隔壁19bを隔壁19aとは別手法によって形成し、隔壁19bに導電性材料によって形成することによっても、この隔壁19bが放電容易電極に相当し、本発明と同様の効果が得られる。

【0068】さらに、上述の放電容易電極の表面が鏡面処理を施すことによって、可視光の反射光が得られ、輝度上昇の付随効果が得られる。

【0069】

【発明の効果】以上説明したように、本発明は、ストライプ状に配された第1の電極と第2の電極との電極対が複数対並設され、更に当該複数対の電極対が誘電体層で被覆されてなる第1の基板と、第3の電極がストライプ状に配された第2の基板とが、隔壁を介在させて対向された状態で配置してなるプラズマディスプレイパネルであって、放電容易電極が存在することを特徴とする。

【0070】これにより、本発明では隔壁側面にアドレス電極が存在するために、従来と比較して走査電極・アドレス電極間の距離が短くなり、アドレス放電・維持放電に必要な電圧が低くなる。同時に放電遅れ時間が短くなることで、電圧印加に対する放電の発生の応答性を改

善して、良好な画像を表示することが可能となる。さらには書き込み時間に必要なアドレスパルスのパルス幅を短くすることができ、将来的な高精細パネルの開発が可能となる。

【図面の簡単な説明】

【図1】実施の形態のプラズマディスプレイパネルを示す部分斜視図

【図2】実施の形態1を示す背面板の斜視図

【図3】実施の形態2を示す背面板の斜視図

【図4】実施の形態3を示す背面板の斜視図

【図5】従来のプラズマディスプレイパネルを示す部分斜視図

【図6】プラズマディスプレイパネルと駆動回路との従来及び本発明に共通な接続状態を示すブロック図

【図7】従来及び本発明に共通なプラズマディスプレイパネルの駆動波形を示すタイムチャート

【符号の説明】

PA1 前面パネル

PA2 背面パネル

1 交流面放電型プラズマディスプレイパネル (PDP)

11 前面ガラス基板

12a 走査電極

12b 維持電極

12c 放電ギャップ

13 誘電体ガラス層

14 MgO保護層

16 背面ガラス基板

17 アドレス電極

18 電極保護層

19a アドレス電極と平行に形成された隔壁

19b アドレス電極と垂直に形成された隔壁

20 蛍光体層

30 放電空間

40 放電容易電極

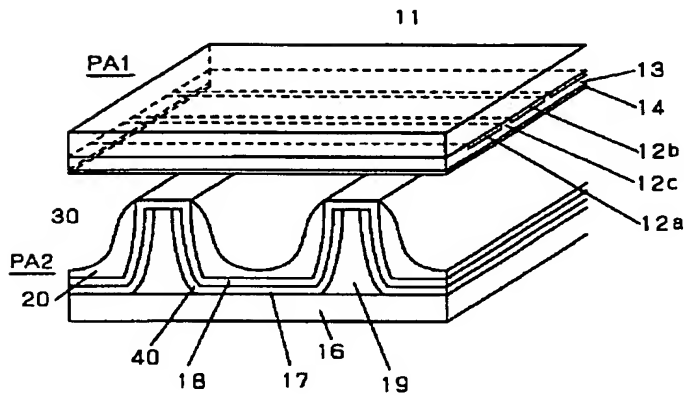
220 アドレス電極駆動部

230 走査電極駆動部

240 維持電極駆動部

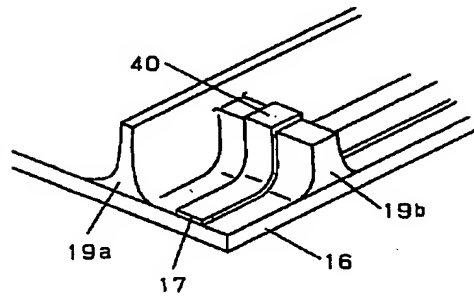
【図1】

実施の形態のプラズマディスプレイパネルを示す部分斜視図



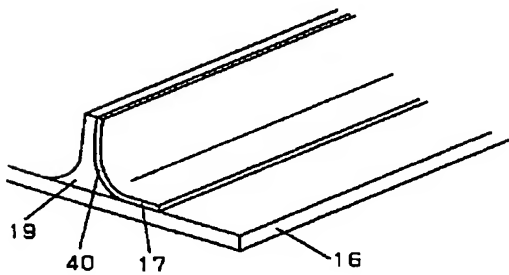
【図4】

実施の形態3を示す背面板の斜視図



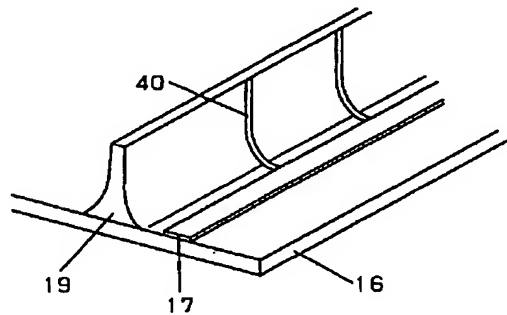
【図2】

実施の形態1を示す背面板の斜視図

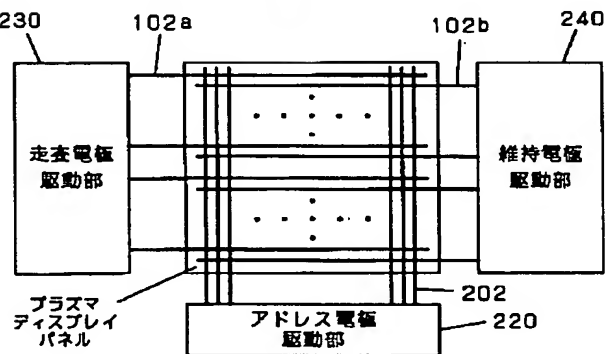


【図3】

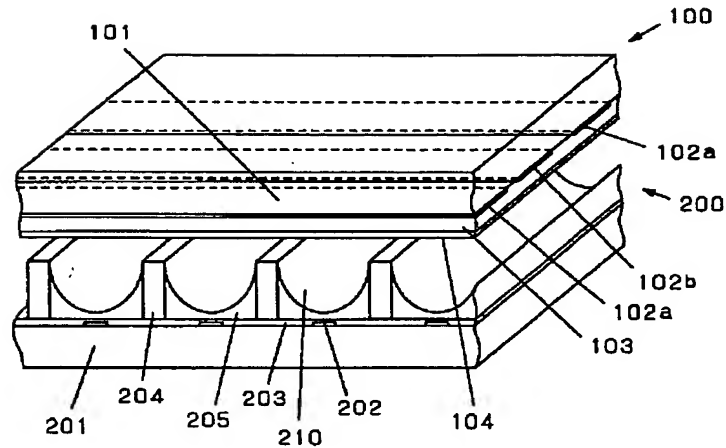
実施の形態2を示す背面板の斜視図



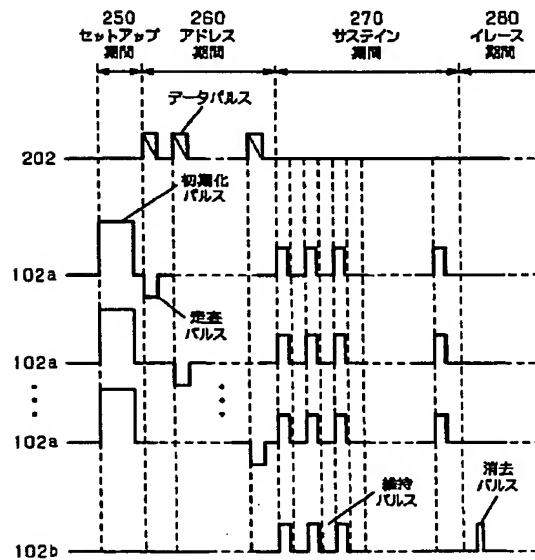
【図6】



【図5】



【図7】



フロントページの続き

(72)発明者 小寺 宏一
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 5C040 FA01 FA04 GB03 GB14 GB16
GC01 GC13 GF02 GF12 GF13
LA13 MA12 MA17
5C058 AA11 AB06 BA01 BA33 BA35